

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-116282

(43)Date of publication of application : 14.05.1993

(51)Int.Cl.

B41J 2/045

B41J 2/055

(21)Application number : 03-282736

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 29.10.1991

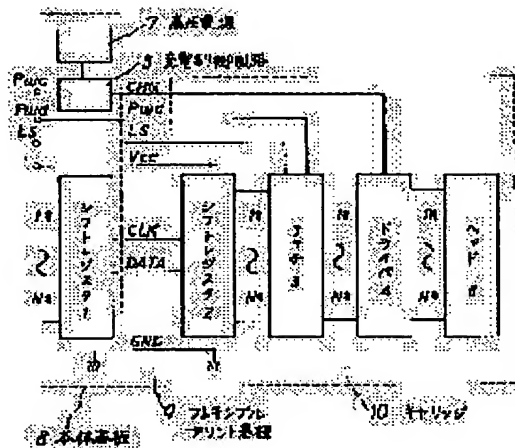
(72)Inventor : FUKANO TAKAKAZU

(54) INK JET PRINTER

(57)Abstract:

PURPOSE: To make the insulating film of a flexible substrate thin by supplying no charge from a high voltage power supply at a time other than a printing time.

CONSTITUTION: In a system mounting an ink jet driving circuit on a carriage, the charge control circuit 5 provided on the carriage 10 is mounted on a main body substrate 8 and no charge is applied to a charge control output wire CHG in a state other than the active state of a charge control signal Pwc. By this constitution, it is unnecessary to cover the signal wire of the charge control output wire CHP and cost can be decreased.



LEGAL STATUS

[Date of request for examination] 10.11.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3013553

[Date of registration] 17.12.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-116282

(43)公開日 平成5年(1993)5月14日

| | | | | |
|---|------|-------------------|----------------------|-------------------|
| (51)IntCl. ⁵ B 4 1 J 2/045 2/055 | 識別記号 | 庁内整理番号 9012-2C | F I B 4 1 J 3/ 04 | 技術表示箇所 1 0 3 A |
|---|------|-------------------|----------------------|-------------------|

審査請求 未請求 請求項の数1(全 5 頁)

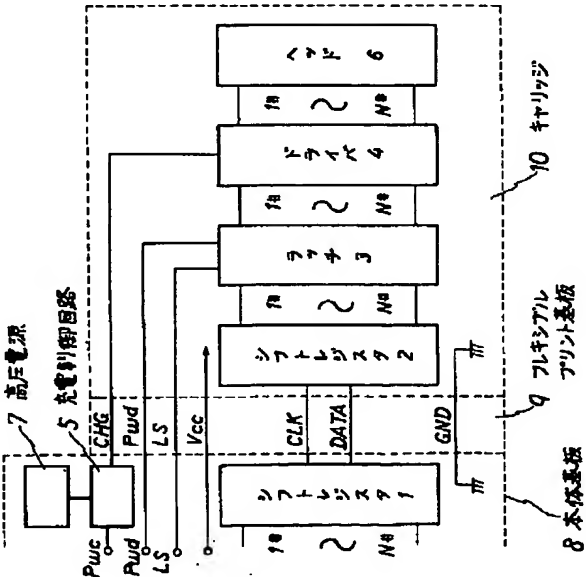
| | | | |
|----------|------------------|---------|---|
| (21)出願番号 | 特願平3-282736 | (71)出願人 | 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号 |
| (22)出願日 | 平成3年(1991)10月29日 | (72)発明者 | 深野 孝和 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 |
| | | (74)代理人 | 弁理士 鈴木 喜三郎 (外1名) |

(54)【発明の名称】 インクジェットプリンタ

(57)【要約】

【目的】 印字時以外は高圧電源から電荷を供給しないことにより、フレキシブル基板の絶縁皮膜を薄くする。

【構成】 インクジェット駆動回路をキャリッジ上に実装する方式で、キャリッジ10上にあった充電制御回路5を本体基板8に実装することと、充電制御信号Pwcがアクティブ状態以外は充電制御出力線CHGに電荷を与えないことにより、充電制御出力線CHGの信号線を厚い皮膜で覆う必要がなく、コストダウンが図れる。



【特許請求の範囲】

【請求項1】 印字指令により選択的に圧電素子を歪ませてインク室を収縮させ、ノズルよりインクを飛翔させて文字あるいはビットイメージを印刷するインクジェットプリンタにおいて、ヘッドデータ信号発生回路とヘッド駆動用高圧電源と前記圧電素子に高電圧を印加する充電制御回路とインクジェットヘッド駆動回路とを備え、前記インクジェットヘッド駆動回路をインクジェットヘッドの近傍に設け、前記充電制御回路を本体基板に実装することを特徴とするインクジェットプリンタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、インクジェットプリンタに関するものである。

【0002】

【従来の技術】 図6は、従来のインクジェットヘッド駆動回路をキャリッジ10上に搭載したインクジェットプリンタの駆動回路部を中心としたブロック図である。1は印字データをパラレル印字データからNビットのシリアル印字データに変換するシフトレジスタ、2は本体基板からフレキシブルプリント基板9を介して伝送されたNビットのシリアル印字データをパラレル印字データに変換するシフトレジスタ、3は印字データを一時記憶しておくためのラッチ、4は圧電素子の電荷を放電するドライバ、5は圧電素子に電荷を充電する充電制御回路、6は容量性の圧電素子で構成されたヘッド、7は高圧電源である。

【0003】 従来、ヘッド駆動回路をキャリッジ部に搭載したシリアルプリンタにおいては高圧電源7は本体基板8側に置かれ、ヘッド6の置かれているキャリッジ10上とは離れている。高圧電源7の出力はフレキシブルプリント基板9を通してキャリッジ10上の充電制御回路5につながっている。これは特開昭61-27261に開示されている。また信号線はシリアル印字データのDATA線、シリアル印字データ伝送用CLK線、ラッチ制御用LS線、放電制御用Pwd線、充電制御用Pwc線、接地GND線、電源Vcc線と高電圧電源VH線がある。これら信号線は前述のフレキシブルプリント基板9で本体基板8とキャリッジ10の間につながれている。圧電素子を駆動するタイプのインクジェットプリンタはその駆動電圧が100V～200Vまたはそれ以上になり、各国安全規格により電線やパターンが直接人体に触れないことなどの制約があった。その対策として高電圧電源VH線の絶縁皮膜を厚くする必要がある。

【0004】

【発明が解決しようとする課題】 しかし、フレキシブルプリント基板の絶縁皮膜を厚くするとコスト高になるという課題が発生した。さらにキャリッジ送りの繰り返しでフレキシブルプリント基板に割れが入り、フレキシブルプリント基板の選定が困難であるという別の課題が発

生した。

【0005】

【課題を解決するための手段】 印字指令により選択的に圧電素子を歪ませてインク室を収縮させ、ノズルよりインクを飛翔させて文字あるいはビットイメージを印刷するインクジェットプリンタにおいて、シフトレジスタ1と高圧電源7と圧電素子に高電圧を印加する充電制御回路5とドライバ4とを備え、ドライバ4をインクジェットヘッド6の近傍に設け、充電制御回路5を本体基板に実装することを特徴とする。

【0006】

【作用】 印字データを本体基板からシリアルデータでキャリッジ上の駆動回路に伝送する。そして充電制御回路から充電動作の期間だけ、ヘッドの圧電素子に高電圧を印加することにより、フレキシブルプリント基板の絶縁皮膜を厚くする必要がなく、コストダウンが図れる。

【0007】

【実施例】 以下本発明の実施例を図面に基づき詳細に説明する。図1は本発明の一実施例を示すブロック図である。同図において、本体基板8にはN個の出力をもつヘッドデータをパラレル・シリアル変換するNビットシフトレジスタ1がある。Nビットシフトレジスタ1のパラレル入力は、図示されていないCPUなどで構成された信号発生回路と結ばれており、クロック信号によりシリアル出力される。充電制御回路5は高圧電源7と結ばれており、放電制御信号Pwdと同期した充電制御信号Pwcにより逐次出力される。

【0008】 一方、キャリッジ10の中には、シリアル・パラレル変換するNビットシフトレジスタ2と、Nビットシフトレジスタ2のN個のパラレル出力を一時保持するためのNビットのラッチ3から出力されるN個のヘッド駆動用信号を増幅し、N個のヘッド6に高電圧充電放電信号を印加するためのN個に対応したドライバ4から構成されている。なお、ドライバ4には、充電制御回路5からフレキシブルプリント基板9中のCHGを通して高電圧が充電期間だけ供給されている。

【0009】 ドライバ4、ラッチ3、シフトレジスタ2はスペース送り部のキャリッジ10上にあるN個のノズルを持ったヘッド6の近傍に配されてヘッド6と一体となってスペース送りする。そして、本体基板8と、キャリッジ10とは離れており、充電制御出力線CHG、クロック信号線CLK、Nビットシフトレジスタ2のシリアル出力線DATA、ラッチ3のラッチコントロールLS、ドライバ4の放電制御出力線Pwd、電源線Vcc、および接地線GNDで結ばれている。

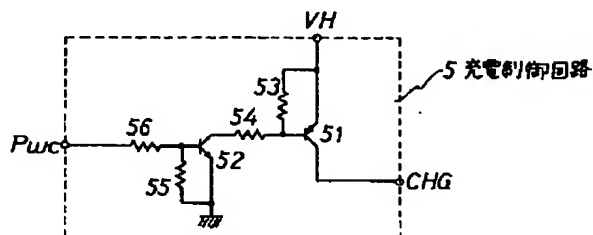
【0010】 図2～図5を用いて動作を説明すると、信号発生回路で作られたN個の印字データはNビットシフトレジスタ1にパラレル入力される。このパラレル入力されたN個の印字データはクロック信号の立ち上がりにより同期してシリアル出力され、DATA線を通してNビッ

トシフトレジスタ 2 に、CLK 線を通ってきたクロック信号の立ち下がりと一緒にシリアル入力される。N 個の印字データがビットシフトレジスタ 2 にすべて入力されると、LS 線から入力されたラッチコントロール信号により、シフトレジスタ 2 の平行出力された印字データが N ビットのラッチ 3 に一時記憶される。つぎにラッチ出力との論理積として放電制御信号 Pwd が入力される。この論理積された印字データにより、図 2 に示す選択された N 個のトランジスタ 4 1 ~ 4 7 がオンし、図 4 に示すヘッド 6 の圧電素子 6 1 ~ 6 7 の電荷は図 2 の放電抵抗 2 1 ~ 2 7 を通して放電する（図 5 では 1 # ノズルがオン、2 # ノズルがオフ）。放電制御信号 Pwd がオフした後、本体基板上にある充電制御回路 5 に充電制御信号 Pwc が入力され、図 3 に示すトランジスタ 5 2、5 1 が順次オンし、先ほど選択されたヘッド 6 の圧電素子 6 1 ~ 6 7 に充電抵抗 1 1 ~ 1 7、ダイオード 3 1 ~ 3 7 を通して電荷を充電する。この充電動作によりノズルからインクが飛び出す。最後に圧電素子 6 1 ~ 6 7 に十分充電したのち、充電制御信号 Pwc がオフする。通常、印字はこの動作を繰り返すことにより行われる。また充電時間 T_c は圧電素子の容量 C と充電抵抗 R_c により以下の式で決定できる。

$$【0011】 T_c = 2 \cdot 2 \times C \times R_c$$

本実施例では圧電素子の容量は $C = 500 \text{ pF}$ 、充電抵抗は $R_c = 4.7 \text{ K}\Omega$ を使用しており、充電時間は $T_c = 5.17 \mu\text{s}$ となっている。印字周波数は $5 \text{ kHz} \sim 10 \text{ kHz}$ で連即印字時間から充電時間 T_c の比率をみると、 $2.5\% \sim 5\%$ 程度になり、充電制御出力線 CHG には常時高電圧が供給されることはない。充電制御信号 Pwc がオフの場合、充電制御出力線 CHG には高圧電源 7 から電荷は供給されず、ヘッド 6 の圧電素子 6 1 ~ 6 7 に蓄えられた電荷は図 2 のダイオード 3 1 ~ 3 7 により逆流防止される。この状態では充電制御回路 CHG

【図 3】



と接地線 GND とを短絡しても電流は流れない。そして非印字時の充電制御出力線 CHG は安全な電線となり、各国安全規格の規制は緩和される。本実施例を使用したインクジェットプリンタにおいてはフレキシブルプリント基板の絶縁皮膜を厚くする必要がなくなり、フレキシブルプリント基板の配置や材質を自由に選べるようになった。

【0012】

【発明の効果】以上述べたように本発明によれば、キャリアリッジ上にヘッド駆動回路を搭載する方式で放電制御部はキャリアリッジ上に、充電制御部は本体基板上に分けたことで高電圧が常時フレキシブルプリント基板に架かることがないため、フレキシブルプリント基板を厚い絶縁皮膜で覆う必要がなく、コストダウンが図れるという効果が発生する。

【図面の簡単な説明】

【図 1】本発明のインクジェットプリンタの駆動部の一実施例を示すブロック図である。

【図 2】本発明のインクジェットプリンタの放電制御回路図である。

【図 3】本発明のインクジェットプリンタの充電制御回路図である。

【図 4】本発明のインクジェットプリンタのヘッドの回路図である。

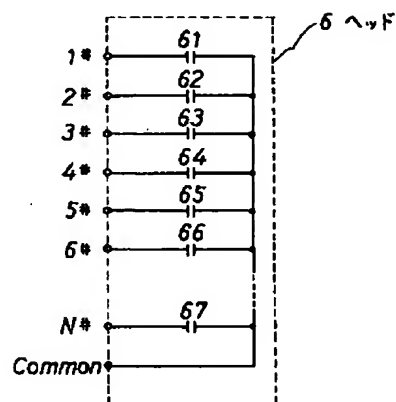
【図 5】本発明のインクジェットプリンタのデータ伝送のタイミング図である。

【図 6】従来のインクジェットプリンタのヘッド駆動部を示すブロック図である。

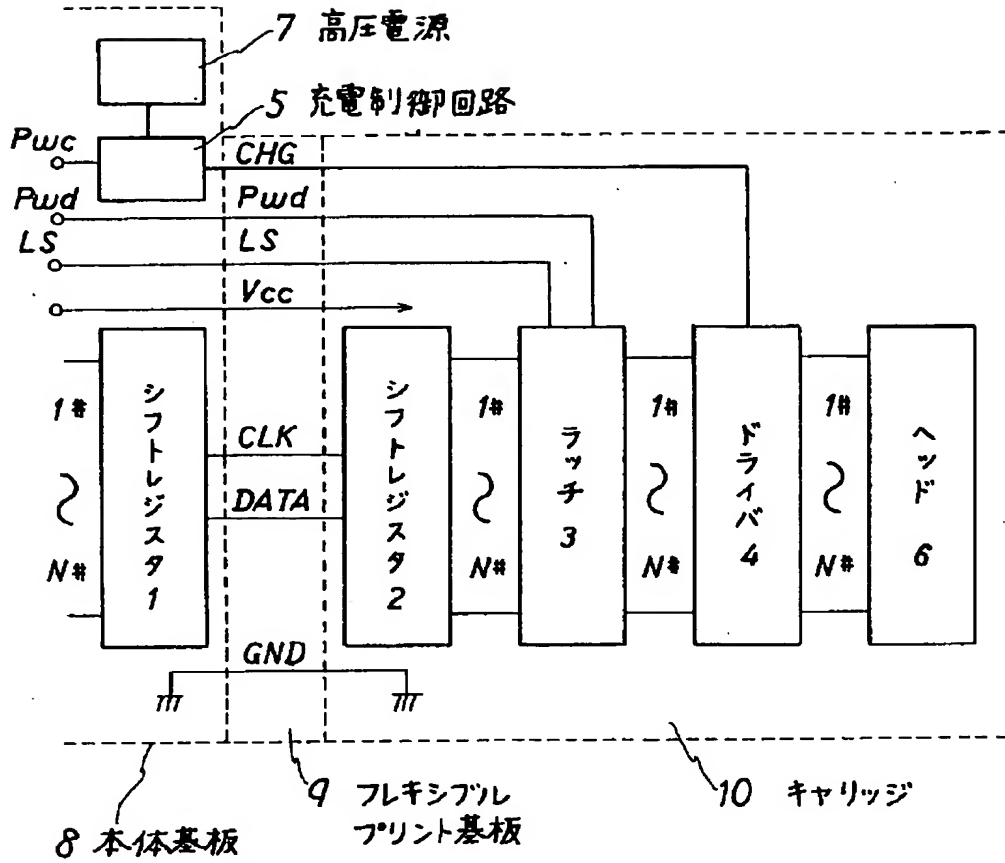
【符号の説明】

- 5 3、5 4 抵抗
5 5、5 6 抵抗
7 1 ~ 7 7 抵抗
9 1 ~ 9 7 抵抗

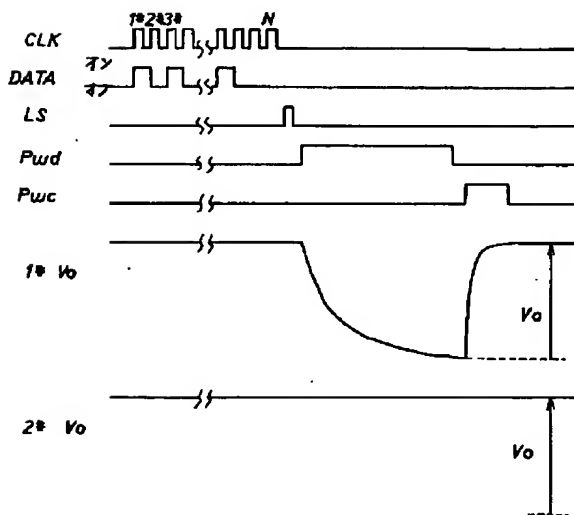
【図 4】



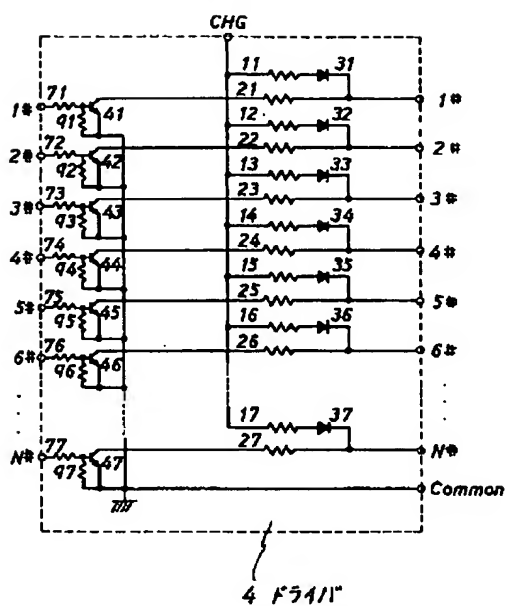
【図1】



【図5】



【図2】



【図6】

